

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-101995

(43)Date of publication of application : 02.04.2004

(51)Int.Cl.

G02B 6/122

(21)Application number : 2002-265148

(71)Applicant : NIPPON TELEGR & TELEPH CORP  
<NTT>

(22)Date of filing : 11.09.2002

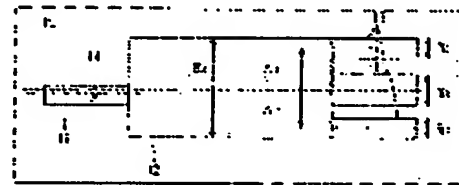
(72)Inventor : KAMITOKU MASAKI  
TAKAHASHI HIROSHI  
SAIDA TAKASHI

## (54) OPTICAL COMBINING/BRANCHING DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an optical combining/branching device which easily obtains a low loss and, especially, a low branching ratio in a small element size.

SOLUTION: In the optical combining/branching device where input optical waveguides 11, a multimode interference optical waveguide 12 connected to the input optical waveguides 11, and a plurality of output waveguides 13 connected to the multimode interference optical waveguide 12 are arranged on a substrate 10, at least one of the input optical waveguides 11 is arranged in a position shifted from the center of the multimode interference optical waveguide 12 by an amount of offset 14 which is a half of the width of the input optical waveguide 11 or smaller.



## LEGAL STATUS

[Date of request for examination]

22.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

JP 2004 101995 A 2004. 4. 2

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号  
特開2004-101995  
(P2004-101995A)

(43) 公開日 平成16年4月2日(2004. 4. 2)

(51) Int.Cl.<sup>7</sup>  
G02B 6/122

F I  
G02B 6/12

D

テーマコード(参考)  
2H047

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号	特願2002-265148 (P2002-265148)	(71) 出願人	000004226 日本電信電話株式会社 東京都千代田区大手町二丁目3番1号
(22) 出願日	平成14年9月11日(2002. 9. 11)	(74) 代理人	100078499 弁理士 光石 俊郎
		(74) 代理人	100074480 弁理士 光石 忠敬
		(74) 代理人	100102945 弁理士 田中 康幸
		(72) 発明者	神徳 正樹 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
		(72) 発明者	高橋 浩 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

最終頁に続く

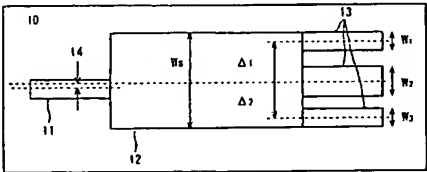
(54) 【発明の名称】 光合分岐素子

(57) 【要約】

【課題】 小さな素子サイズで低損失、特に小さな分岐比が容易に得られる光合分岐素子を提供するにある。

【解決手段】 基板10上に、入力用光導波路11と、前記入力用光導波路11に接続されたマルチモード干渉光導波路12と、前記マルチモード干渉光導波路12に接続された複数の出力用導波路13が配置された光合分岐素子において、前記入力用導波路11の少なくとも1本が、前記マルチモード干渉導波路12の中心からオフセット量14を有した位置に配置され、かつそのオフセット量14が前記入力用光導波路幅11の半分以下であることを特徴とする。

【選択図】 図4



(2)

JP 2004 101995 A 2004.4.2

## 【特許請求の範囲】

## 【請求項1】

基板上に、入力用光導波路と、前記入力用光導波路に接続されたマルチモード干渉光導波路と、前記マルチモード干渉光導波路に接続された複数の出力用導波路が配置された光合分岐素子において、前記入力用導波路の少なくとも1本が前記マルチモード干渉導波路の中心からオフセット量を有した位置に配置され、かつそのオフセット量が前記入力用光導波路幅の半分以下であることを特徴とする光合分岐素子。

## 【請求項2】

基板上に、入力用光導波路と、前記入力用光導波路に接続されたマルチモード干渉光導波路と、前記マルチモード干渉光導波路に接続された複数の出力用導波路が配置された光合分岐素子において、前記入力用導波路の少なくとも1本が前記マルチモード干渉導波路に対して斜めに配置されていることを特徴とする光合分岐素子。

## 【請求項3】

請求項1又は2記載の光合分岐素子であって、前記出力用導波路が少なくとも3本で構成されており、各出力用導波路幅を $W_1$ 、 $W_2$ 、 $W_3$ とし、前記マルチモード干渉導波路幅を $W_s$ とし、前記出力用導波路の接続位置は、前記マルチモード干渉導波路の中心からのオフセット量を $\Delta_1$ 、 $\Delta_2$ 、 $\Delta_3$ として、 $\Delta_1 = (W_s - W_1) / 2$ 、 $\Delta_2 = 0$ 、 $\Delta_3 = -(W_s - W_3) / 2$ と設定したことを特徴とする光合分岐素子。

## 【請求項4】

請求項3記載の光合分岐素子であって、前記出力用導波路の接続位置を出力光導波路幅の半分以下の微小量変化させることにより、対称に位置する前記出力用導波路の光出力強度を一致させたことを特徴とする光合分岐素子。

## 【請求項5】

請求項1、2、3又は4記載の光合分岐素子であって、前記出力用導波路にオフセット量を設けるか、若しくは前記出力用導波路幅を不連続に変化させることにより光強度を調整したことを特徴とする光合分岐素子。

## 【請求項6】

請求項1、2、3、4又は5の光合分岐素子であって、前記光導波路がシリコン基板乃至は石英基板上に形成された石英系光導波路であることを特徴とする光合分岐素子。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、光合分岐素子に関する、例えば、光通信若しくは光信号処理に用いられる光回路の基本回路要素として使用されるものである。

## 【0002】

## 【従来の技術】

光通信システムや光信号処理技術の高度化に伴い、複雑な機能を果たす光回路が必要とされている。

石英系光導波路を用いた平面光回路は、設計上多くの自由度を有していること、並びに電子部品と類似した方法で基板上に光回路を製造することができると、製造が簡易であると併に、安定した回路が実現できるという特徴を有している。

このため、波長合分波器であるアレイ導波路回折格子などを代表として、現在の波長多重光通信システムにおいてなくてはならない光部品の製造法となっている。

## 【0003】

そして、今後の光通信のさらなる大容量化・高速化並びに、光信号処理システムにおいて、これらの光回路の重要性はますます大きくなると考えられている。これらの光回路を構成する回路要素として、光の合分岐機能は、最も重要なものの一つである。

本発明はその新たな構成方法を提供するものである。

尚、光分岐素子は光の伝搬方向を逆にすることで、光合波回路として機能するため、合わせて光合分岐素子と呼ぶ場合もある。

10

20

30

40

50

(3)

JP 2004 101995 A 2004.4.2

## 【0004】

まず、従来の光分岐素子の例を図9に示す。

光分岐素子を構成法としては様々なものが用いられている。

まず第一に図9(a)に示すY分岐回路が1つの例である。

この方法は、Y分岐部分により、導波路を伝搬する光の分布が急激に変化するために過剰損失が生じやすいことと、Y分岐の分岐角が小さいために、素子サイズが大きくなることが問題となっている。

また、本発明と比較を後で行うが、低損失で微量量の分岐を得ることが困難であるという問題点を有している。

## 【0005】

図9(b)は方向性結合器を用いた光分岐素子である。

この方法は近接した光導波路間の結合により光を分岐するため、安定な結合率を得ることが難しく、わずかな製造誤差により特性が大きく変化するという問題点を有している。

図9(c)はスラブ導波路を用いたスプリッタ回路である。

多数の光導波路に光を分配する方法として非常に優れた方法であるが、少ない本数の光導波路に光を分配する場合には、光損失が大きくなるという問題を有している。

## 【0006】

図9(d)は導波路中に部分反射ミラーを用いることで一部の光を分岐する方法である。

この方法は比較的安定な分岐を実現することができるが、部分反射ミラーと光回路を別々に製造する必要があるため、複雑な光回路を実現するためには、製造歩留まりやコスト面で問題を有していた。

図9(e)はマルチモード干渉導波路(MMI)を用いた光分岐素子である(本技術については非特許文献1に詳しい)。

この構成は他の手法に比べると、比較的小型の光回路を簡易に実現できるという特徴を有している。

また、特定の比率の光分岐比が安定して得られる有用な素子であることが知られている。

## 【0007】

しかしながら、安定な分岐比が得られるという特徴の反面、自由な分岐比を得ることは困難であった。

特に小さな分岐比を実現することが、困難な課題となっていた。

ここで、マルチモード干渉導波路は、マルチモード干渉導波路内における光の複雑な干渉現象を利用するために、パラメータの選択により、全く異なった素子特性を示す為、適切なパラメータを選択することは、非常に重要である。

尚、ここで言うパラメータとは、導波路の屈折率、導波路の屈折率差、入射導波路幅、入射導波路の接続位置、マルチモード導波路の幅及び長さ、出力用導波路幅、出力用導波路の接続位置、導波路の接続角度などがあり、非常に多くのパラメータの組み合わせが考えられる。

## 【0008】

以上に述べたように、従来の光分岐素子においては、小さな素子サイズ、低損失の素子構成、自由な分岐比(特に小さな分岐比)の実現などの、すべての要件を満たした光分岐素子の実現は困難であり、光回路の基本要素として改善が必要となっていた。

また、従来の素子においては、製造上特殊なプロセスが必要なものもあり、多くの機能を搭載した光回路の実現をはかる上で問題となっていた。

## 【0009】

## 【非特許文献1】

L. B. Soldano, and E. C. M. Pennings, "Optical multi-mode interference devices based on self-imaging: Principles and applications" J. of Lightwave Technol., vol. 13, pp. 615-627, 1995.

10

20

30

40

50

(4)

JP 2004 101995 A 2004.4.2

【0010】

【発明が解決しようとする課題】

以上に述べたように、従来の光分岐素子においては、小さな素子サイズ、低損失の構成、自由な分岐比（特に小さな分岐比）、製造上特殊なプロセスを要求しないことなどのすべての要件を満たした光分岐素子の実現は困難であり、光回路の基本要素として改善が必要となっていた。

【0011】

【課題を解決するための手段】

本発明においては、上記問題が、マルチモード干渉導波路を用いた光回路において、適切な条件を設定することにより、解決できることを見いだした。

具体的には、請求項1に掲げるように基板上に、入力用光導波路と、前記入力用光導波路に接続されたマルチモード干渉光導波路と、前記マルチモード干渉光導波路に接続された、複数の出力用導波路から構成された光合分岐素子において、前記入力用導波路が、前記マルチモード干渉導波路の中心からオフセット量を有した位置に配置され、かつそのオフセット量が前記入力用光導波路幅の半分以上であることを特徴とする光合分岐素子とすることにより、光の分岐比を変化させることができる。

【0012】

また、請求項2に掲げるように、基板上に、入力用光導波路と、前記入力用光導波路に接続されたマルチモード干渉光導波路と、前記マルチモード干渉光導波路に接続された、複数の出力用導波路から構成された光合分岐素子において、該入力用導波路がマルチモード干渉導波路に対して斜めに配置されていることを特徴とする光合分岐素子とすることにより、光の分岐比を変化させることができる。

【0013】

また、請求項3に掲げるように、3本の出力用導波路を有する光合分岐素子においては、請求項1と同様に前記入力用光導波路を前記マルチモード干渉導波路の中心から微小量のオフセット量を有した位置に配置すると共に、出力用導波路の位置を特定の位置に配置することにより、従来の構成方法では困難であった微小量の分岐比を簡易に実現できる。

【0014】

また、請求項4並びに請求項5では、3本の光導波路に導波路オフセット量若しくは導波路幅を不連続に変化させることにより、光分岐比を微調整し、所望の光分岐比を実現することができる。

【0015】

また、請求項6では、前記光導波路をシリコン基板乃至は石英基板上に形成された石英系光導波路としたものである。

【0016】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を説明する。

ただし、説明の反復を避けるために、図中では同じ機能を有する光学回路には同じ番号を付与している。

また、以下の説明では、光導波路はシリコン基板上に形成された石英系光導波路である。これは、安定で信頼性に優れた導波路型光フィルタを実現できるからである。

しかしながら、本発明はこの構成に限定されるものではなく、半導体導波路、ポリマ導波路、LiNbO<sub>3</sub>導波路などの他の光導波路を用いても勿論構わない。

【0017】

【実施形態1】

本発明の第1の実施形態に係る光分岐素子の構成例を図1に示す。

図1に示すように、基板10上には、入力用光導波路11、マルチモード干渉導波路12、2本の出力用導波路13が配置され、マルチモード干渉導波路12は入力用導波路11に接続し、また、2本の出力用導波路13はマルチモード干渉導波路12に接続している

10

20

30

40

50

(5)

JP 2004 101995 A 2004.4.2

また、本発明の主要な要件として、入力用光導波路 11 の中心とマルチモード干渉導波路 12 の中心がオフセット量 14 を有しており、そのオフセット量 14 が入力用光導波路 11 の幅の半分以下であることを特徴とする。

【0018】

尚、図 1 においては、構成をわかりやすくするため、入力用導波路 11 が 1 本、出力用導波路 13 が 2 本の例を示しているが、請求項 1 の条件を満たす入力用導波路 11 を少なくとも 1 本有していれば、入力用導波路 11 並びに出力用導波路 13 の本数に制限はない。本実施形態の効果について、図 2 を参照して説明する。

図 1 に示すような光分岐回路において、従来の構成、即ち、オフセット量 = 0 の場合には、50% : 50% の分岐比を得ることは簡単であるが、分岐比を変化させることは困難であった。

10

【0019】

一方、本実施形態においては、オフセット量 14 を変化させることで、光の分岐比を変化させることができる。

図 1 に示すような光分岐回路において、入力導波路 11 のオフセット量 14 を変化させた時の各ポートからの出力特性、並びに全挿入損失を図 2 に示す。

図 2 から明らかなように、従来法では困難であった、光強度の調整が低損失で実現が可能となる。

【0020】

このように、従来構成では困難であった光の分岐比の調整が、本実施形態の構成を用いることで実現できた。

20

尚、オフセット量 14 が大きくなりすぎると、図 2 (b) に示すように過剰損失が大きくなる為、低損失の光分岐回路を実現するためには、オフセット量 14 が入力用導波路幅 11 の半分以下であることが望ましい。

【0021】

【実施形態 2】

本発明の第 2 の実施形態に係わる光分岐素子の構成例を図 3 に示す。

図 3 に示すように、基板 10 上には、入力用光導波路 11、マルチモード干渉導波路 12、出力用導波路 13 が配置されている。

また、本発明の主要な要件として、入力用光導波路 11 はマルチモード干渉導波路 12 に対して斜めに接続されている。

30

尚、本実施形態においては入力用光導波路 11 の位置はマルチモード干渉導波路 12 の中心若しくは中心近傍が望ましいが、その場所のみに限定されるものではない。

【0022】

例えば、請求項 1 に掲げるようにオフセット量を設けることで更に高い効果を得る事が可能である。

尚、図 3 においては、構成をわかりやすくするため、入力用導波路 11 が 1 本、出力用導波路 13 が 2 本の例を示しているが、請求項 2 の条件を満たす入力用導波路 11 を少なくとも 1 本有していれば、入力用導波路 11 並びに出力用導波路 13 の本数に制限はない。

40

【0023】

本実施形態の効果は、ほぼ実施例 1 と同様である。

簡単のために、導波路がマルチモード導波路の中心に配置されている場合をもとに説明するが、入力用導波路 11 とマルチモード干渉導波路 12 の角度の差が 0 である場合には、従来の構成と同等となる。即ち、50% : 50% の分岐比となる。

これに対して、入力用導波路 11 を斜めにする事で、光の分岐比を変化させる事ができる。

このように、従来構成では困難であった光の分岐比の調整が、本実施形態の構成を用いる事で実現できた。

【0024】

【実施形態 3】

50

(6)

JP 2004 101995 A 2004.4.2

本発明の第3の実施形態に係わる光分岐素子の構成例を図4に示す。本実施形態は、請求項3に掲げるものである。

図4に示すように、基板10上には、入力用光導波路11、マルチモード干渉導波路12、第1、第2、第3の出力用導波路13が配置され、マルチモード干渉導波路12は入力用導波路11に接続し、また、3本の出力用導波路13はマルチモード干渉導波路12に接続している。

【0025】

また、実施形態1と同様に、入力用光導波路11の中心とマルチモード干渉導波路12の中心がオフセット量14を有しており、そのオフセット量14が入力用光導波路11の幅の半分以下である光分岐素子において、マルチモード干渉導波路12の幅を $W_s$ 、3本の出力用導波路13の導波路幅を $W_1$ 、 $W_2$ 、 $W_3$ 、出力用導波路13の接続位置のマルチモード干渉導波路12の中心からのオフセット量を $\Delta_1$ 、 $\Delta_2$ 、 $\Delta_3$ として、 $\Delta_1 = (W_s - W_1) / 2$ 、 $\Delta_2 = 0$ 、 $\Delta_3 = -(W_s - W_3) / 2$ と設定したことを特徴とする。

【0026】

前述したようにマルチモード干渉導波路12を用いた光回路においては、これらのパラメータの選択により、大きく特性が変化することが知られており、このような構成とすることで、従来の方法では実現困難であった、微小量の分岐を低損失で実現する事が可能となる。

【0027】

本実施形態の効果について図5を参照して説明する。

図4に示す光分岐回路において、入力用導波路11のオフセット量14を変化させたときの各ポートからの出力特性、並びに全挿入損失を図5に示す。

図5に示すように、従来法では困難であった、微小量の光分岐を低損失で実現することが可能になった。

尚、図4においても、請求項1又は2の条件を満たす入力用導波路11を少なくとも1本有していれば、入力用導波路11の本数に制限はない。

【0028】

【実施形態4】

本発明の第4の実施形態に係わる光分岐素子の構成例を図6に示す。本実施形態は、請求項4に掲げるものである。

請求項3の光合分岐素子であって、出力用導波路13の接続位置を出力用導波路幅の半分以下の微小量変化させることにより、第1の出力用導波路13と第3の出力用導波路13の光出力強度を一致させたことを特徴とする。

【0029】

通常の光回路においては、光の分岐比が対称になることが求められることが多い、即ち、第1の出力用導波路13と第3の出力用導波路13の強度が一致していることが望ましい。

本実施形態では、出力用導波路13の接続位置を微小量変化させることにより調整を可能とした。

【0030】

【実施形態5】

本発明の第5の実施形態に係わる光分岐素子の構成例を図7に示す。本実施形態は、請求項5に掲げるものである。

【0031】

請求項1-3の光合分岐素子であって、出力用導波路13に、これと同じ幅の他の出力用導波路15とを接続し、これら導波路13、15の接続位置にオフセットを設けるか、若しくは、出力用導波路13に、これよりも幅の狭い他の出力用導波路16を接続したものである。つまり、導波路幅を不連続に変化させたことにより、光強度の調整を可能としたものである。

【0032】



(7)

JP 2004 101995 A 2004.4.2

以上述べてきたように、本発明の光合分岐素子は低損失で小さなサイズで、分岐比の設計自由度の高い分岐回路が実現できる。特に、比較的小さな分岐比が実現できる点で効果が高い。

更に、従来型に分岐回路の形状と、その分岐部の幅と分岐比、分岐部の幅と長さの関係について図8に示す。

図8(a)はY分岐素子を二つ組み合わせた、従来型のW型に分岐回路を示している。この素子においては、テーパ状に広げた導波路の終端幅とテーパの広がり角度(テーパの長さ)が、良好な特性を得る為に重要なパラメータである。

テーパの広がり角度は、急すぎると安定に光を拡大することができないため、損失の原因となる。

また、角度が小さすぎると無用に素子長が長くなるため、好ましくない。

【0033】

図8(b)(c)では、ほぼ最適化された条件において、分岐比と素子長の関係を示す。図8(b)はテーパ状に広げた導波路の終端幅に対して、両端にある導波路への光の分岐比を示したものである。

図に示したように、終端導波路幅が広がるほど分岐比を小さくすることができる。1%の分岐比を実現するためには導波路幅として90μm程度に設定すればよい事が分かる。

一方、図8(c)から、10000μm以上と非常に大きくなってしまい、集積回路に用いるには適していない。

【0034】

これに対し、本発明においては、1000μm若しくはそれ以下のサイズで、微小な分岐比を実現する事ができ、従来型の1/10以下のサイズで素子の実現が可能となる。

以上より、明らかなように、本発明は低損失かつ小型の素子の実現に適しており、光集積回路に適した回路である。

【0035】

このように説明したように、本発明は、マルチモード干渉導波路を用いた光合分岐素子に関するもので、マルチモード干渉導波路に対する入出力導波路の配置関係(オフセット、傾き、幅等)に特徴があり、低損失、高い分岐比自由度を実現できる。

【0036】

【発明の効果】

以上、図面を参照して詳細に説明したように、本発明の光合分岐器を用いれば、従来の方法では困難であった、小さな素子サイズで低損失、特に小さな分岐比を自由に設計できるようになる、また、製造も簡易になる。

本素子は光回路を実現するための基本要素であるため、光回路の製造が簡易になり、安価な素子の実現に寄与することができる。

【図面の簡単な説明】

【図1】本発明の第1の請求項に関する光分岐素子の構成図である。

【図2】本発明の第1の請求項に係るオフセット量に対する分岐比(過剰損失)の関係を示すグラフである。

【図3】本発明の第2の請求項に関する光分岐素子の構成図である。

【図4】本発明の第3の請求項に関する光分岐素子の構成図である。

【図5】本発明の第3の請求項に係るオフセット量に対する出力強度とLOSSの関係を示すグラフである。

【図6】本発明の第4の請求項に関する光分岐素子の構成図である。

【図7】本発明の第5の請求項に関する光分岐素子の構成図である。

【図8】図8(a)は従来に分岐回路の形状を示す平面図、図8(b)は従来に分岐回路の分岐部の幅と分岐比との関係を示すグラフ、図8(c)は従来に分岐回路の分岐部の幅と長さの関係を示すグラフである。

【図9】従来光分岐素子の構成図である。

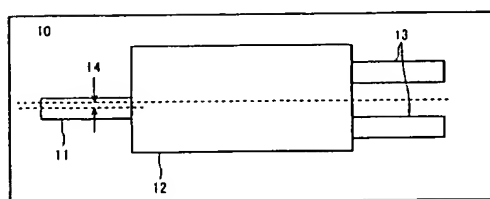
(8)

JP 2004 101995 A 2004.4.2

## 【符号の説明】

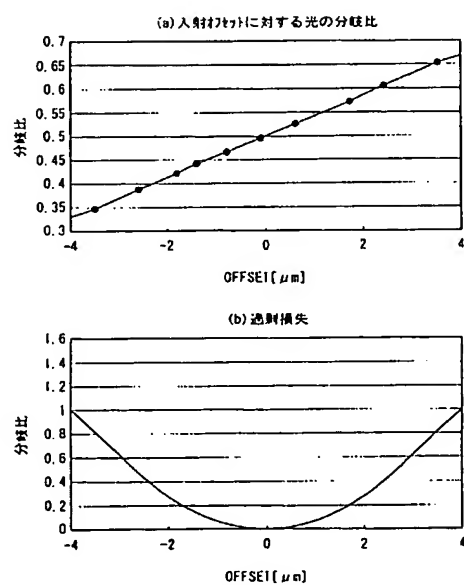
- 10 基板
- 11 入力用導波路
- 12 マルチモード干渉導波路
- 13 出力用導波路
- 14 入力用導波路とマルチモード干渉導波路のオフセット量
- 15 他の出力用導波路
- 16 他の出力用導波路

【図1】



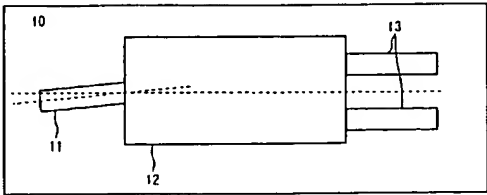
- 10 基板
- 11 入力用導波路
- 12 マルチモード干渉導波路
- 13 出力用導波路
- 14 入力用導波路とマルチモード干渉導波路のオフセット

【図2】

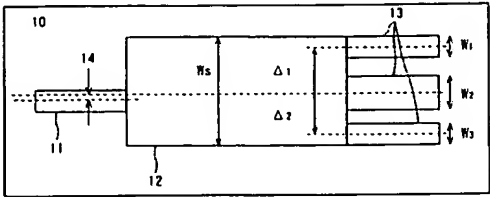


(9) JP 2004 101995 A 2004.4.2

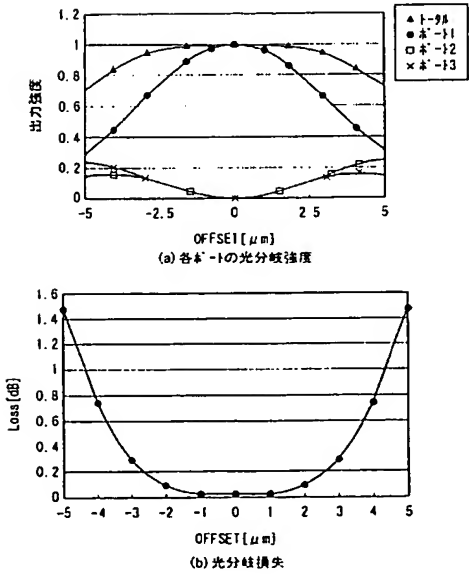
【図 3】



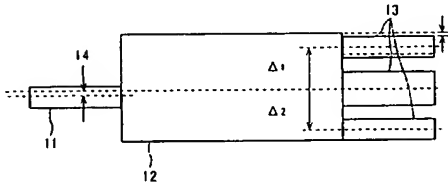
【図 4】



【図 5】



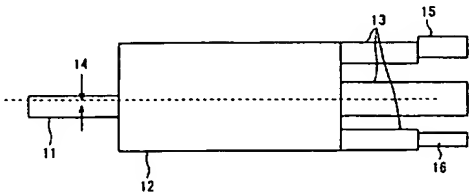
【図 6】



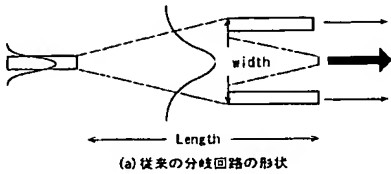
(10)

JP 2004 101995 A 2004.4.2

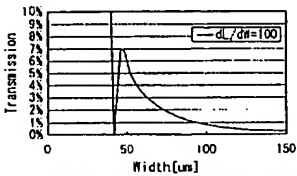
【 図 7 】



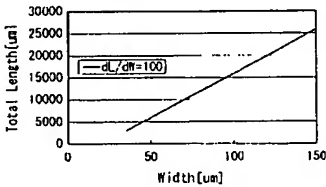
【 図 8 】



(a) 従来の分岐回路の形状

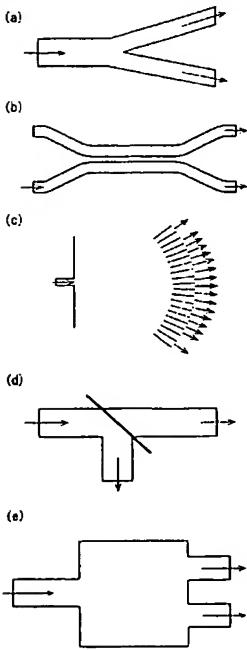


(b) 従来の分岐回路の分岐部の幅と分岐比



(c) 従来の分岐回路の分岐部の幅と長さの関係

【 図 9 】



(11)

JP 2004 101995 A 2004.4.2

---

フロントページの続き

(72)発明者 才田 隆志

東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

Fターム(参考) 2H047 KA02 KA13 LA12 QA02 QA03 QA04 TA01 TA31 TA43